9. Digitális áramkörök

A digitális technika alapja a bináris (kétállapotú) jel. Ennek gépesítése a legegyszerűbb:

	0	**1**
kapcsoló	ki (off)	be(on)
lyukszalag	van lyuk	nincs lyuk
mágnes pólus	déli	északi
feszültség	L (low)	H (hight)
állítás	hamis	igaz

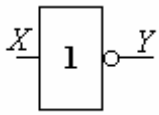
A digitális technika alkalmazási területei:
- hidraulikus vezérlések
- pneumatikus vezérlések
- elektronikus vezérlések (relés, tranzisztoros)
- vegyes vezérlések

Az elektronikus digitális technika alapáramköre a *tranzisztoros inverter*.

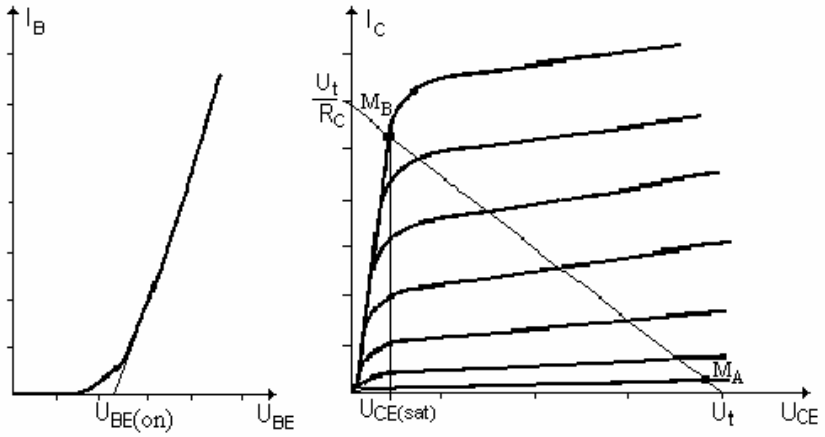
9.1 A tranzisztoros inverter jellemzői

Az inverter egyenlete: $Y = \overline{X}$
Az inverter igazságtáblázata és rajzjele:

X	Y
0	1
1	0



Mind a bipoláris tranzisztor, mind a FET tranzisztor alkalmas kapcsoló áramkör építésére. Alábbiakban egy bipoláris tranzisztoros kapcsoló karakterisztikája látható.

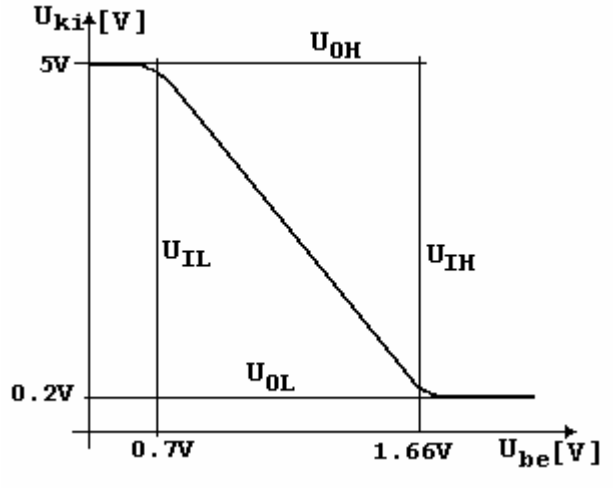


A munkaegyenes beállítása hasonló a már ismert erősítőéhez. De most két munkapont definiálható:

- Az M_A munkapontban a tranzisztor zárt állapotú: $U_{ki} \cong U_t$ ha $u_{be} < U_{BE(on)}$
- Az M_B munkapontban a tranzisztor nyitott állapotú: $U_{ki} \cong 0$ ha $u_{be} > U_{BE(on)}$

A két munkapont között a lehető leggyorsabban kell az invertert átvezérelni.
Az is látható, hogy a tranzisztor nem nyit és nem zár olyan tökéletesen, mint egy elektormechanikus kapcsoló, de előnye a gyorsaság és az elvileg végtelen élettartam.
Az inverter nyitásához $U_{BE(on)} \cong 0{,}7V$ feszültség szükséges, és $U_{CE(SAT)} \cong 0.2V$

Az inverter működését legjobban az $U_{ki} = f(U_{be})$ transzfer-karakterisztika jellemzi.



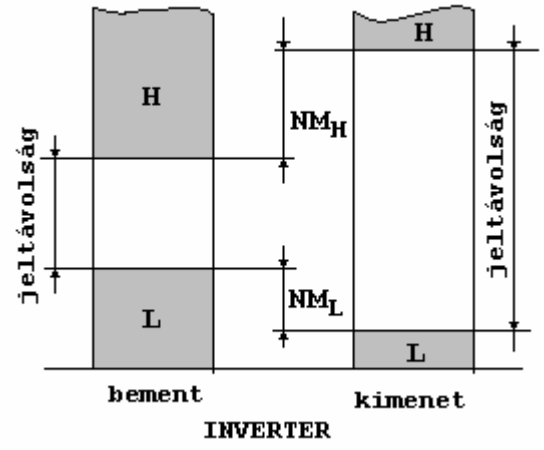
Ahol az adott példában:

bemeneti logikai 0 szint: $U_{IL} \leq 0.7V$
bemeneti logikai 1 szint: $U_{IH} \geq 1.66V$
kimeneti logikai 0 szint: $U_{OL} \leq 0.2V$
kimeneti logikai 1 szint: $U_{OH} \geq 5V$

Tehát:

$$U_{IL} > U_{OL}$$
$$U_{IH} < I_{OH}$$

A kapcsolási határokat más módon is ábrázolhatjuk:



Bementi jeltávolság:

$$U_{IH} - U_{IL} = 1.66 - 0.7 = 0.96V$$

Kimenti jeltávolság:

$$U_{OH} - U_{OL} = 5 - 0.2 = 4.8V$$

Zajtávolság (Noise Margin) az L-szinthez:

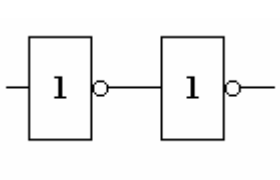
$$NM_L = U_{IL} - U_{OL} = 0.7 - 0.2 = 0.5V$$

Zajtávolság (Noise Margin) a H-szinthez:

$$NM_H = U_{OH} - U_{IH} = 5 - 1.66 = 3.34V$$

A biztonságos jelátvitelhez mind a nagy jeltávolság, mind a nagy zajtávolság előnyös. Ez azonban csak egymás rovására bővíthető adott tápfeszültség esetén. Ez az oka, hogy zajos ipari környezetben a logikai áramkörök 5V helyett 24V-os tápfeszültséggel működnek.

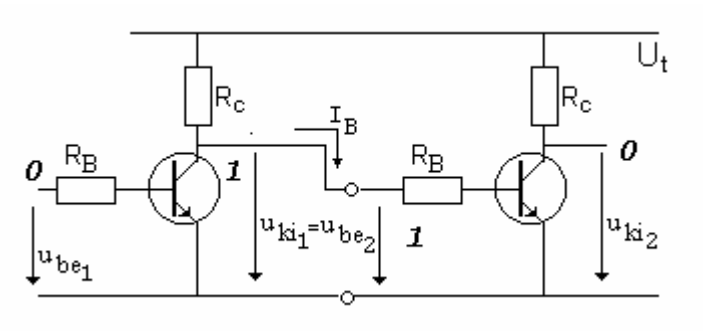
9.2 Inverterek terhelhetősége



Két inverter csatlakozásakor az első kimenete galvanikusan (kondenzátor nélkül) kapcsolódik a második bementére.

Terhelés negatív árammal

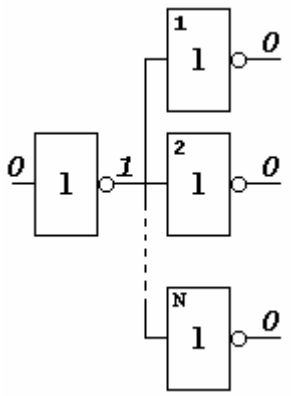
Logikai 1 érték átadása esetén az első tranzisztor zárva, míg a második nyitva van.



Ilyenkor a második tranzisztor bázis áramát az első tranzisztor R_C ellenállásán keresztül kapja, amin feszültségesést hoz létre.
Ez a feszültségesés csökkenti az első inverter logikai 1 szintjéhez tartozó feszültség értéket.

Az első inverter feszültsége terheletlenül: $U_{ki} = U_{OH} = U_t = +5V$

Az első inverter feszültsége terhelve: $U_{ki} = U_{OH} = U_t - I_B R_C < +5V$

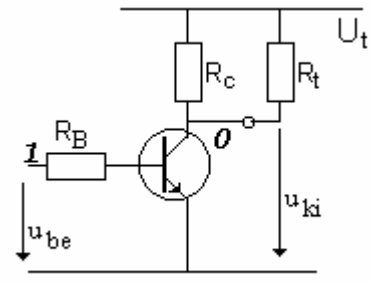


Több inverter összekapcsolása esetén a logikai szint tovább romlik. Ennek határa a zajtávolság (NM_H). N inverter esetén a jelromlás:

$$U_{ki} = U_t - N\left[I_B R_C\right] \geq U_{IH} \quad \text{határfeltétel.}$$

Ebből a maximális terhelő inverterek száma meghatározható. Ezt a számot FANOUT-nak nevezik.

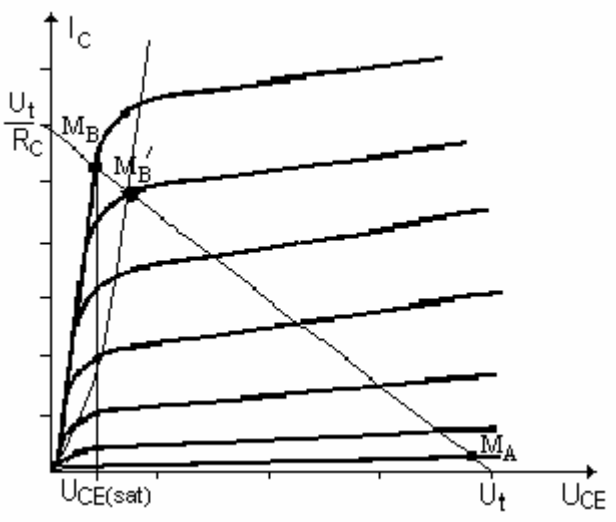
Terhelés pozitív árammal



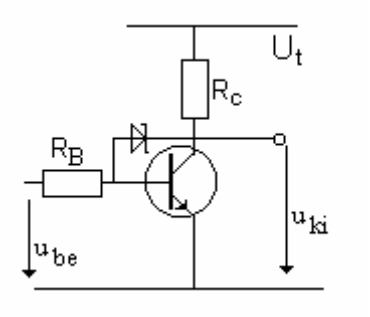
A logikai 0 érték jelromlását eredményezi az alábbi terhelési típus.

A nyitott tranzisztoron keresztül folyó I_C áram megnövekszik, ami $U_{CE(SAT)}$ feszültség növekedését eredményezi. Ez u_{ki} feszültség emelkedésével jár, azaz az ideális logikai 0 szint romlik. Ennek a romlásnak a határa az NM_L sáv.

9.3 Inverterek átkapcsolási sebességének növelése



Az átkapcsolási sebesség korlátja, hogy a nyitott tranzisztor munkapontja a telítési tartományban van. Ebben a tartományban a változás lassú.

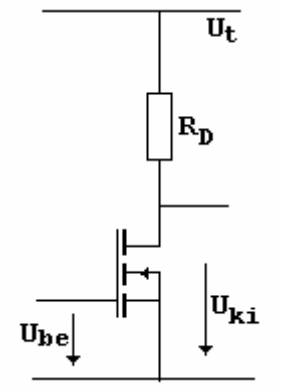


A gyorsítás módja a munkapont rögzítése a telítési tartomány határán egy speciális zéner diódával, amelynek Shottky dióda a neve.

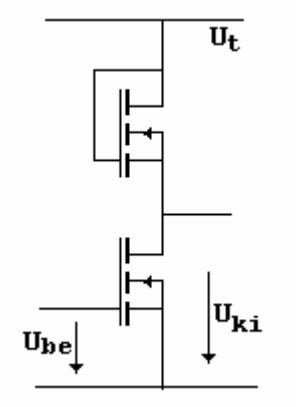
9.4 Inverterek FET tranzisztorral

A bipoláris tranzisztoros inverterhez hasonlóan lehet FET-tranzisztorral invertert építeni.

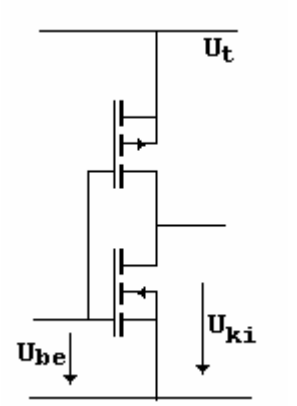
A MOS tranzisztorok előnye a digitális technikában:
- tökéletes zárás és nyitás,
- elhanyagolható vezérlési teljesítmény.



Az inverter felépítése hasonló a bipoláris tranzisztoros kapcsoláshoz, de a vezérléshez nem kell teljesítmény.



Mivel FET tranzisztor ellenállásként is működtethető, így gyártástechnológiai okokból a munkaellenállást rendszerint így valósítják meg.
A példában szereplő kapcsolásban a felső tranzisztor kb. $R_D \approx 1.3K\Omega$ ellenállásnak felel meg.



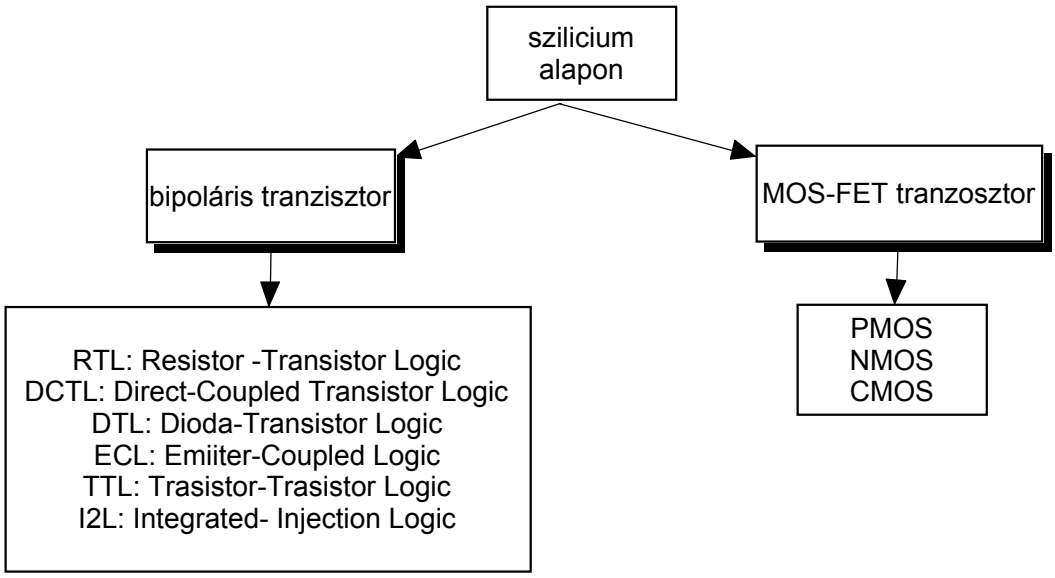
A kapcsolásban két azonos tulajdonságú, de ellenkező szennyezésű tranzisztor van sorba kapcsolva. Az angol *complement (kiegészítő)* szó alapján a kapcsolást CMOS inverternek nevezik.

A tranzisztorok a közös vezérlésre ellenkező logikai állapba kerülnek. Amikor az alsó zár, akkor a felső éppen nyit, és fordítva.
A kapcsolás előnye, hogy elvileg egyik logikai állapotban sem folyik I_{DS} áram.

A valóságban az átváltások pillanatában, rövid ideig mégis csak folyik impulzusszerű I_{DS} áram. Ennek effektív értéke melegíti az áramkört, de ez sokkal kisebb, mint az előző kapcsolásokban, ahol logikai nulla állapotban folyamatosan folyik az I_{DS} áram.

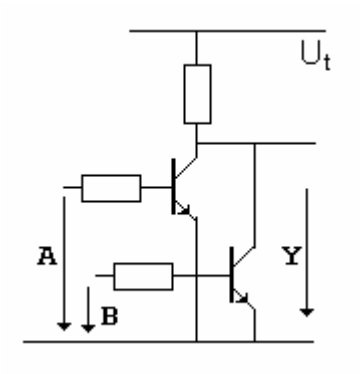
9.5 Digitális áramköri családok

Néhány, a gyakorlatban előforduló digitális áramkör család:



Alábbiakban néhány példa látható arra, hogy az inverterből, mint alapkapcsolásból kis kiegészítéssel kapuáramkörök építhetők.

RTL-NOR kapuáramkör (Fairchild)



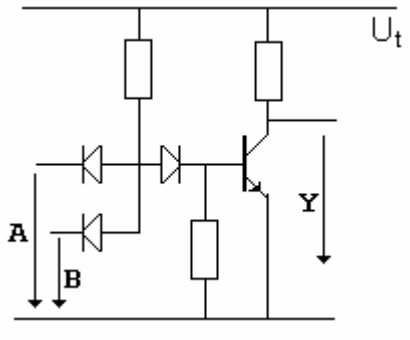
Az áramkör tranzisztorokból és ellenállásokból épül fel. Erre utal az RTL rövidítés.

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

$$Y = \overline{A + B}$$

DTL-NAND kapu (Signetics)

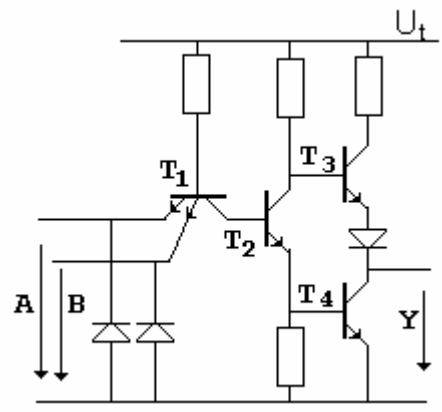
Az áramkör tranzisztorokat, diódákat és ellenállásokat tartalmaz. Erre utal a DTL rövidítés.



A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

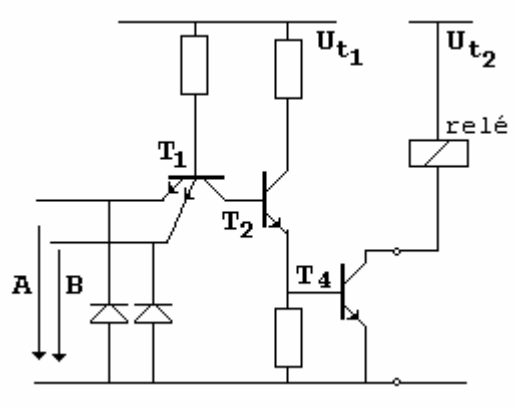
$$Y = \overline{A \cdot B}$$

TTL-NAND kapu (Texas)

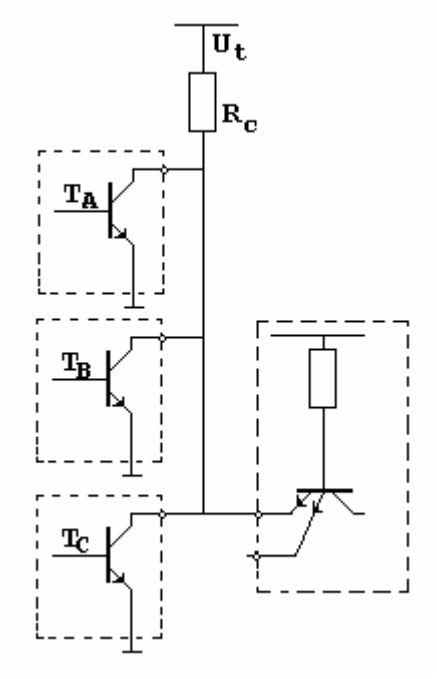


Az egyik legelterjedtebb áramköri család.
T_1 egy több emitteres tranzisztor, amelyik egy *ÉS* kapuként működik. T_2 kollektor körében fázist fordítva vezérli T_3 tranzisztort, de emitter körében nem fordít fázist, így vezérli T_4 tranzisztort. Azaz T_3 ellenütemű vezérlőként működik.
Tehát T_3 logikai állapota mindig ellentétes, mint T_4 tranzisztoré.
Így egyik logikai állapotban sincs nyitva mindkét végtranzisztor egyidejűleg, tehát elvileg kollektor áram nem folyik. Az ilyen típusú kimenetet TOTEM POLE (TP) kimentnek nevezik.
Több Totem Pole (TP) kimenetű áramkör kimenete sohasem köthető össze egymással!

Nyitott kollektoros (Open Collector=OC) kapuáramkör

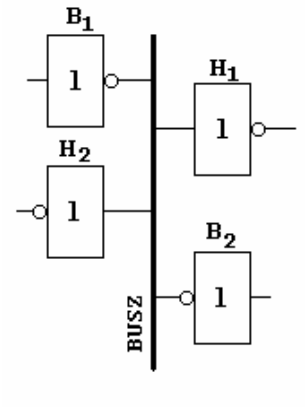


A logikai áramköri családban olyan áramkörök is találhatók, ahol a TP-nél megismert kimenetből a T_3 tranzisztor hiányzik. A T_4 tranzisztor kollektora közvetlenül ki van vezetve. Ezért ezt nyitott kollektors (OC) kimenetű áramkörnek nevezik.
Bizonyos típusú terhelések (jelzőlámpák, relék stb.) köthetők közvetlenül a kollektor ellenállás helyére.
Továbbá az OC kimenet azt is lehetővé teszi, hogy $U_{t1} = +5V$ helyett annál nagyobb, pl. $U_{t2} = +24V$ -os tápfeszültséget használjunk.



Az OC kimenetek közösíthető az ábrán látható módon.

Az Open Collectoros (OC) 9.6 Háromállapotú (Three State) inverter kimentek

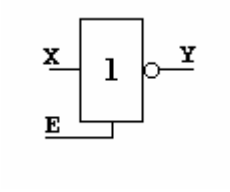


A BUS rendszert használó elektronikákban (pl. számítógépek) egy-egy vezetéken több irányú jelforgalom is lehet.

Érvényes a „parlamenti” szabály, egyidejüleg mindig csak egy beszélő beszélhet, de a hallgatók száma tetszés szerinti lehet.

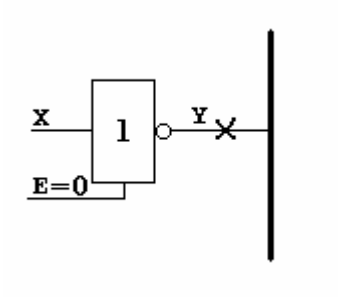
Ha a példa szerinti B_1 inverter beszél, akkor B_2 inverternek csendben kell maradnia, de ez nem lehet sem az 1-es, sem a 0-ás logikai állapot, mert azokat B_1 használja beszéd közben.

Tehát a várakozás egy „harmadik” logikai állapotban lehetséges, amelynek lebegő állapot (Z-állapot) a neve.



X	E	Y
0	1	1
1	1	0
0	0	Z
1	0	Z

Az invertek egy új, un. engedélyező (ENABLE)bementtel rendelkezik, amely a kimenetet lebegő állapotban hozhatja a bemenet pillanatnyi logikai állapotától függetlenül.



Z-állapotban a BUSZ úgy érzi, mintha az inverter le lenne forrasztva.